



Stichwortverzeichnis

Taschenbuch Digitaltechnik

Herausgegeben von Christian Siemers, Axel Sikora

ISBN (Buch): 978-3-446-43263-5

ISBN (E-Book): 978-3-446-43990-0

Weitere Informationen oder Bestellungen unter

<http://www.hanser-fachbuch.de/978-3-446-43263-5>

sowie im Buchhandel.

Sachwortverzeichnis

A

- Abbild 100
- aborted fault 270
- Abschneidefehler-Rückkopplung 430
- Abstraktion 177
- Abstraktionsebene 179, 195
- Abtaster 442
- Abtasttheorem, nach NYQUIST und SHANNON 420
- Abtastung 419
- Accelerator-Coherence-Bus 383
- access time 304
- across 242
- Actel 403
- ADC 417, 432, 436
 - , Abtastung 419
 - , Alias-Effekt 420
 - , Aperturfehler 432
 - , Auflösung 424
 - , bipolarer 433
 - , Codierung 433
 - , Delta-Sigma-Modulation 435
 - , digitales System 418
 - , Diskretisierung 419
 - , Dual Slope 440
 - , Funktionsblöcke 432
 - , Grundprinzip 433
 - , Integrationsverfahren 435
 - , Kenngrößen 424
 - , Kennlinienfehler 424
 - , Parallelverfahren 435
 - , Quantisierung 419 f., 433
 - , Quantisierungsrauschen 422
 - , Sample & Hold 432
 - , Sigma-Delta-Modulator 442
 - , Signal to Noise Ratio 422
 - , SNR 422
 - , sukzessive Approximation 434, 439
 - , Umwandlungsrate 424
 - , unipolarer 433
 - , Zählverfahren 434
- A/D-Converter 20
- Addierer 130, 185, 426
 - , carry look-ahead 130, 192
 - , Festkomma- 236
 - , Festkommaaddierer 127
 - , Halbaddierer 126, 255
 - , Ripple-Carry- 190, 236
 - , sequenzieller 186
 - , Überlauf 128
 - , Übertrag 128
 - , Volladdierer 127, 257
- Addition 126, 129
 - , Bereichsüberschreitung 128
 - , carry look-ahead 130, 192
 - , Festkommaaddierer 127
 - , Halbaddierer 126
 - , Übertrag 128
 - und Subtraktion 129
 - , Volladdierer 127
 - von 2er-Komplementzahlen 128
- Additionssystem 60
- Addressing Mode 372
- adjazente binäre Codierung 162
- Adressbus 356
- Adressfehler 281
- Adressierungsart 355, 372
 - , direkte Adressierung 372
 - , implizierte Adressierung 373
 - , indizierte Adressierung 373
 - , Registeradressierung 373
 - , registerindirekte Adressierung 373
 - , unmittelbare Adressierung 372
- Adressierungsprinzip 302
- Adress-Multiplex-Mode 303
- Adresswerk 355
- ADU 417
- AD-Umsetzer 418
- Advanced Bus Interface Unit 383
- Aggressorleitung 267
- AGP 395
- Aiken-Code 69
- AIM 325
- Akkumulator 350
- Akzeptor 31
- A-law-Kennlinie 421
- Algorithmic-State-Machine 185
- algorithmische Ebene 180
- algorithmische Synthese 203
- Algorithmus, Quine-McCluskey- 208
- Alias-Effekt 420
- aliasing 279

- Allocation 180, 205
 Alphabet 18, 21
 Altera 403
 Alternate Mark Inversion 22
 ALU 350, 352
 always 248
 AMBA3 382
 AMI 22
 Amplitudenmodulation 97
 AMR 338
 Analog to Digital Converter 417
 Analog/Digital-Umsetzer 20, 417, 432
 analoges Signal 18
 Analogfilter 430
 Analogisierung 417
 Analogsimulation 194
 AND 101
 Anfangsbedingung 241
 Anisotropic Magneto Resistance 338
 Anti-Aliasing-Filter 420
 Anti-Fuse 396, 401
 Antivalenz 101
 Anweisung 222
 –, nebenläufige 248
 –, sequenzielle 230, 233, 248
 Aperturfehler 432
 Approximation, sukzessive 434, 438 f.
 äquidistantes Zahlenformat 66
 Äquidistanz 66
 Äquivalenz 101
 architecture 229
 Arithmetic-Logical Unit 350, 352
 arithmetische Codierung 83
 arithmetischer Befehl 371
 ARQ 86
 array 224
 ASCII 70
 ASIC 175, 192, 287, 388
 –, Backend-Design 192
 ASIP 295
 ASM-Chart 185
 ASPP 287
 Assembler, Boole'scher 405
 assign 247
 Assoziativgesetz 103
 Assoziativspeicher 300
 ASSP 287
 asynchrone Cores 387
 asynchrone Rückkopplung 121, 133,
 136
 asynchrone Schaltung, Designregeln
 136
 asynchroner Systembus 360
 asynchroner Zähler 150, 170
 asynchrones Flipflop 140
 asynchrones Schaltwerk 150
 asynchrones SRAM 307
 ATE 262
 Atmel 403
 ATPG 270
 Ätzen 33
 Audiokompression 86
 Auflösung 263, 424, 442
 Auflösungsfunktion 223 f.
 Ausbeute 262, 264
 –, Stapper-Modell 264
 Ausbeutemodell 264
 Ausflachung 209
 Ausführungszustand 201
 Ausgangskegel 268
 ausgangssignalbezogene Codierung
 162
 Ausgangstabelle 159
 Ausgangszelle 407
 Ausnahme 365
 Automat 24, 388
 –, Mealy- 24, 152
 –, Medwedjew- 152
 –, Moore- 152
 Automated Repeat on Request 86
 Automatenmodell 24
 Automatic Test Equipment 262
 automatische Testmustererzeugung
 270
 Automatisierungstechnik 75
 average power 276
- B**
- Backend-Design 192
 b-adische Zahlendarstellung 61
 Band, erlaubtes 29
 –, verbotenes 29
 Bandbreite 93 f.
 Bankswitching 314
 Basic Multilingual Plane 72
 Basis 39
 Basisoperation 389
 BCD-Code 69
 BCU 277

- BDD 216
- , Reduced Ordered 216
- , ROBDD 216
- BEDO-RAM 315
- Befehl, arithmetischer 371
- , logischer 371
- Befehlsbearbeitungszyklus 354
- Befehlsliste 372
- Befehlssatz 371
- Befehlszähler 351
- Befehlszyklus 358
- , execute 358
- , instruction fetch and decode 358
- Belichtungsmaske 286
- Benchmark 348
- Bereichsüberschreitung 128 ff.
- Beschreibungsebene 176
- Bezeichner 222
- Bibliothek, proprietäre 296
- BiCMOS 56
- Big-Endian 62, 349
- Bildkompression 85
- Binärcode 126, 425
- binäre Codierung 162
- binäre Digitaltechnik 21
- binärer Baum 434
- binäres Signal 18
- binärgestufte Stromquelle 428
- Binär/Gray-Code-Umsetzer 126
- Binärsystem 61
- Binärwort 26
- Binary Decision Diagram 216
- binary digit 21, 297
- Binärzeichen 21, 26
- Binding 206
- Bipolar-CMOS-Logik 56
- Bipolar-Code 96
- Bipolardiode 37
- bipolarer ADC 433
- bipolarer Betrieb 426
- Bipolartransistor 39
- , *npn*- 39 f.
- BIRA 281
- BISR 281
- BIST 276
- , March-Test 281
- BIST Control Unit 277
- bistabile Kippstufe 148
- bistabiler Multivibrator 306
- bistabiles Kippglied 139
- BIST-Steuereinheit 277
- Bit 21, 26, 77, 297
- Bitkonstante 222
- Bitmanipulationsbefehl 372
- bit_vector 223
- Block-Burst-Modi 316
- Blockcode 74, 87
- BLVDS 395
- BMP 72
- BOHR, NIELS 28
- Bohr'sche Postulate 28
- Boltzmann-Konstante 30
- BOOLE, GEORGE 98
- boolean 223
- Boole'sche Algebra 17, 21
- , Symmetrie 104
- Boole'sche Funktion 99–102, 121, 124
- , minimieren 108, 112
- Boole'sche Postulate 98
- Boole'scher Assembler 405
- Boole'scher Operator 98
- Boot-Speicher 388, 397
- Bottom-Up 184
- Boundary Scan 282
- Boundary Scan Description Language 284
- Boundary Scan Path 282
- BPSK 97
- Branch-History-Tabelle 376
- Brown-Williams-Formel 272
- Brückenfehler 265
- BSDL 284
- BS-Pfad 282
- Buffer 100
- Built-In Redundancy Analysis 281
- Built-In Self-Repair 281
- Built-In Self-Test 276
- , March-Test 281
- Bulk 41
- Burst-Mode 316
- Burst-Refresh 313
- Burst-SRAM 308
- Bussignal, zeitlich gemultiplextes 361
- Bussteuerung 359
- Bypass 392
- Byte 26
- C**
- C 180
- Cache 376 f.
- Hit 377

- , Hitrate 378
- Miss 377 f.
- , Trefferrate 378
- Cache Only Memory AccessArchitecture 380
- Cache-Aufbau 377
- Cache-Ebene 376
- Cacheline 377
- Cache-Speicher 348, 376
- Cache-Speichersystem 300
- Cadence 246
- CAM 300
- carry look-ahead 130, 192
- Carry-Flag 353, 369
- Carry-Look-Ahead-Struktur 192
- CAS 303, 311 f.
- CAS-BEFORE-RAS-Refresh 312
- case 252
- cause effect principle 270
- Central Processing Unit 342
- channel 254
- character 21
- Charakteristik 67
- charakteristisches Polynom 174, 278
- Chip 440
 - , System on 217, 290
- Chipfertigung 32
- Chip-integrated Multiprocessing 380
- Chip-Layout 286
- Chipmontage 32
- Chip-Multiprocessing 380, 386
- Chiptest 32
- CISC 365
- CISC-Prozessor 366
- CLB 190, 210
- clock skew 164
- Clock-Skew 215
- CMOS 45, 52, 59, 192, 306
- CMOS-Inverter 58
- CMP 380, 386
- Code 21, 73
 - , ASCII- 70
 - -Baum 74
 - , BCD- 69
 - , binärer 74
 - , Bipolar- 96
 - , Block- 74, 87
 - , CRC- 88 f.
 - , Cyclic Redundancy Check 88
 - , differenzieller Manchester- 97
 - -Distanz 87
 - , einschrittiger 75
 - , Faltungs- 87
 - , Fano-Bedingung 74
 - , fehlererkennender 86 f.
 - , fehlerkorrigierender 86, 91
 - fester Länge 74
 - , Gray- 69
 - , Hamming- 91
 - , Huffman- 81
 - , ISO 8859 71
 - , Leitungs- 95
 - , Manchester- 97
 - , Matrix- 93
 - , Morse- 74
 - , NRZ- 95
 - , NRZI- 96
 - , One-Hot- 75
 - , Paritäts- 88
 - , präfixfreier 74
 - , progressiver 75
 - , RZ- 96
 - , Stibitz- 69
 - , systematischer 75
 - , Tetraden- 69
 - , Uni- 72
 - , Zeichen- 70
 - , zyklischer 75
- Code-Baum 74
- Code-Distanz 87
- Codesign 218
- Codespeicher 322, 389, 395, 413
 - , Speichertechnologie 396
- Code-Umsetzer 125
 - , Binär/Gray-Code-Umsetzer 126
 - , Prioritäts-Encoder 125
- Codewort 73, 126
- Codewortlänge, mittlere 74
- Codierung 21, 26, 73, 433
 - , adjazente binäre 162
 - , arithmetische 83
 - , Audio- und Video- 86
 - , ausgangssignalbezogene 162
 - , binäre 61, 162
 - , Bipolar- 96
 - der Zustände 155, 162, 203
 - , differenzielle Manchester- 97
 - , Fano- 80
 - , Huffman- 81
 - , Kanal- 86

–, Lauflängen- 82
 –, Leitungs- 95
 –, Lempel-Ziv- 82
 –, Manchester- 97
 –, NRZ- 95
 –, NRZI- 96
 –, One-Hot- 162
 –, Quellen- 76
 –, RZ- 96
 –, semantische 79
 –, Sprache 85
 –, statistische 79
 –, Substitutionsverfahren 79
 –, verlustbehaftete 73, 76
 –, verlustfreie 73, 76
 – von Zahlen 61
 Codierungstheorem von SHANNON 78
 column address strobe 303, 311
 column decoder 302
 COMA-Architektur 380
 Complementary MOS 45, 52
 Complex Instruction Set Computer 365
 component 235
 Computer 341
 –, CPU 342
 –, Eingabe-/Ausgabe-Einheit 343
 –, Harvard-Architektur 343
 –, Interrupt-Konzept 343
 –, Master-Slave-Prinzip 343
 –, Speicher 342
 –, Von-Neumann-Architektur 343
 Computerprogramm 342
 Computing in Space 20
 Computing in Time 20
 configuration 229
 constant 226
 Constraints 203 f., 206, 208 f.
 –, Codierung der Zustände 203
 –, Platzbedarf 203
 –, Taktfrequenz 203
 Content Addressable Memory 300
 control hazard 375
 Control Register 352
 control unit 354
 Coprozessor 387
 Core 286, 292, 387
 Cortex-A9 382 f.
 CPI 348

CPLD 175, 287, 400, 402, 408
 –, Basisarchitektur 409
 –, Datenspeicher 413
 –, Erweiterungen 410
 –, hierarchische Organisation 413
 –, Input/Output 408
 –, PAL-Struktur 409
 –, PLA-Architektur 410
 –, Product Term Sharing 411
 –, Routing 408
 –, XOR-Layer 412
 CPLD-Implementierung 191
 cpp-Datei 255
 CPU 342, 350
 CRC 174
 CRC-Code 88
 –, Generatorpolynom 89
 critical path 163
 crosstalk fault 267
 C-Schnittstelle 196
 CTT 395
 cycle based simulation 196
 Cyclic Redundancy Check 88

D

D-Flipflops 436
 DAC 417, 425
 –, bipolarer Betrieb 426
 –, digitales System 418
 –, Einschwingzeit 424
 –, Grundprinzip 425
 –, Kenngrößen 424
 –, Kennlinienfehler 425
 – mit Pulsweitenmodulation 429
 – mit Widerstandskettenleitern 426
 –, R-2R-Widerstandsnetz 427
 –, Sigma-Delta-Modulation 430
 D/A-Converter 20
 data hazard 375
 data retention 305
 Datenbus 356
 Datenerfassung 440
 Datenflussbeschreibung 220
 Datenkonflikt 375
 Datenpfad 178, 205
 Datenquelle, gedächtnislose 76
 –, Shannon'sche 76
 Datenrate 94
 Datenverfügbarkeit 300
 DAU 417

- DA-Umsetzer 418
 DDR2-SDRAM 318 f.
 DDR3-SDRAM 318 f.
 DDR-RAM 317
 De Morgan'sches Gesetz 104
 DEA 24
 Decoder 256
 deduktive Fehlersimulation 269
 default 257
 Defaultwert 231
 Defekt 263
 Defektdichte 264
 Defektlevel 272
 Dekomposition 210
 Delay, Delta- 198
 –, Inertial- 198
 –, Transport- 199
 delay fault 266
 Delay Time 148
 Delta-Sigma-Modulation 435
 Delta-Delay 198, 202
 Demultiplexer 123 f., 396
 –, Steuervektor 123
 Design, Semi-Custom- 288
 Design by Reuse 176, 218
 Design for Reuse 291
 Design for Testability 153, 275
 Design for Use 291
 Design Productivity Gap 217
 Design-Flow 177
 Design-Haus 293
 Designphase 175
 Designraum 390, 400, 413
 Designverfahren 19
 Designverifikation 182, 211
 deterministischer endlicher Automat
 24, 388
 Device Under Test 212, 258
 Dezibel 94
 Dezimation 435
 D-Flipflop 142, 144, 150, 170 f.
 –, flankengesteuertes 137
 –, taktflankengesteuertes 144
 –, taktzustandsgesteuertes 142
 DFT 153
 dFT-Rules 275
 Differenzgröße 242
 Differenzialgleichung 196
 differenzieller Linearitätsfehler 424 f.
 Diffusionsstrom 38
 Digital to Analog Converter 417
 Digital/Analog-Umsetzer 20, 417, 425
 digitale Funktion 98
 digitale Schaltung, Stabilität 131
 digitale Signalverarbeitung 19
 digitaler Signalprozessor 66, 347
 digitales Schaltwerk 287
 digitales Signal 18
 digitales System 22
 –, Modell 418
 Digitalisierung 417
 – von Bildsignalen 437
 Digitalrechner 25
 Digitalsimulation 194
 Digitaltechnik 17, 19
 –, balancierte Geschwindigkeit 25
 –, binäre 21
 –, binärwertige 21
 –, Codierung 26
 –, Geschwindigkeit 25
 –, programmierbare 22
 –, quaternäre 22
 –, ternäre 22
 –, zeitabhängige 23
 –, zeitunabhängige 23
 –, Zielfunktion 24, 26
 Digitalvoltmeter 441
 digitus 18
 Diode, Schottky- 39
 Dioden-Transistor-Logik 47
 Disjunktion 99
 disjunktive Minimalform 108, 112
 disjunktive Normalform 106 f., 390
 –, invertierte 392
 Diskretisierung 18, 419
 – der Zeit 154
 Distanz, Code- 87
 –, Hamming- 87
 distributed refresh 313
 Distributivgesetz 103
 divalentes Metall 30
 D-Kalkül 267
 D-Latch 231
 DMF 108
 DNF 106, 390
 –, invertierte 392
 Dokumentation 182
 Donator 31
 don't care 114
 Dotierung 34

- Double-precision-Format 68
- Drain 41
- DRAM 301, 303, 305
 - , bankswitching 314
 - , Baustein 310
 - , BEDO-RAM 315
 - , Burst-Block Modi 316
 - , burst-refresh 313
 - , Cache 321
 - , CAS 311
 - , CAS-BEFORE-RAS-Refresh 312
 - , column address strobe 311
 - , DDR 317
 - , distributed refresh 313
 - , double data rate 317
 - , EDO-RAM 314
 - , Embedded 321
 - , external refresh 313
 - , Graphics Double Data Rate 321
 - , hidden-refresh 313
 - , Lesezyklus 311
 - , page mode 314
 - , Pseudo Static 321
 - , Rambus- 318
 - , RAS 310
 - , RAS-ONLY-Refresh 312
 - , Refresh 310, 312
 - , row address strobe 310
 - , Schreibzyklus 311
 - , Speicherzelle 309
 - , synchrones 316
- DRAM-Baustein 310
- DRAM-Speicherzelle 309
- DSP 66, 347
- DTL 47
- Dual Slope 435, 440
- duale Funktion 105
- Dualitätsprinzip 104
- Dualsystem 61
- Dualzahl 21
- Durchlaufzeit 154, 163
- DUT 212, 240, 258
- dynamische Sprungvorhersage 376
- dynamisches RAM 301
 - , Layout- 181
 - , Register-Transfer- 181, 194
 - , Spezifikations- 180
 - , Transistor- 181
- Echtzeitverhalten 25
- ECL 50, 59
- EDA 177
- EDIF 190
- EDO-RAM 314
- EEMBC 348
- EEPROM 22, 322, 327, 389, 397
 - , Flash- 330
 - , FLOTOX-Transistor 327
 - , Lesen 329
 - , Löschen 329
 - , Programmieren 328
- effect cause principle 270
- Eigenhalbleiter 31
- Eigenleitfähigkeit 31
- 1er-Komplement 62
- Eingabe-/Ausgabe-Einheit 343, 361
- Eingangskegel 268
- eingebetteter Test 280
- eingebettetes System 25
- Einkomponentenübergang 133, 136, 138
- Einschwingzeit 424
- Eins-Theorem 99
- Einzelfehler 265
- Einzelfehlerannahme 270
- Elaboration 204
- ELDO 195
- Electrically Erasable Programmable Read-Only Memory 322
- Electromagnetic Interference 180
- Electronic Design Automation 177
- Electronic Design Interchange Format 190
- Electronic System Level 180
- Eliminieren von Hazards 133
- Embedded Microprocessor Benchmark Consortium 348
- Embedded SoC 217
- embedded system 25, 305
- Embedded System on Chip 183
- Embedded-Array 290
- EMI 180
- Emitter 39
- Emitter Coupled Logic 50

E

- E/A-Gerät 343
- Ebene, algorithmische 180, 185
 - , Floorplan- 180
 - , Gatter- 181

- Endian, Big- 62
 - , Little- 62
 - endlicher Zustandsautomat 152
 - Endurance 305
 - Energieband 29, 38
 - Energieniveau 29
 - Energiezustand 28
 - entity 227, 235
 - Entropie 76 f.
 - , maximale 78
 - Entscheidungsgraph, geordneter
 - binärer 119
 - Entwicklungsphase 175
 - Entwurf 175
 - , prüfgerechter 273
 - Entwurf endlicher Zustandsautomaten
 - 154
 - , Ausgangstabelle 158
 - , Codierung der Zustände 155
 - , Schaltwertabelle 158
 - , Zustandsfolgetabelle 158
 - , Zustandsminimierung 155
 - Entwurfskomplexität, Abstraktion 291
 - , Hierarchisierung 291
 - Entwurfsprozess 176 f.
 - , Abstraktion 177
 - , Hierarchie 178
 - , Konkretisierung 186
 - , Partitionierung 178
 - , Platzierung 178
 - , Strukturierung 178, 186
 - , Verdrahtung 178
 - Entwurfsraum 208 f.
 - Entwurfstil, Bottom-Up- 184
 - , Top-Down- 184
 - Entwurfsverfahren 19
 - Entwurfsverifikation 211
 - enum_encoding 206
 - EPIC 379
 - EPROM 322, 325, 397
 - , FAMOS-Transistor 326
 - , Löschen 326
 - , Programmierung 326
 - , Speicherzelle 325
 - Erasable Programmable Read-Only
 - Memory 322
 - ereignisgesteuerte Simulation 196, 200
 - Ereignisliste 200
 - erlaubtes Band 29
 - Error 262
 - ESL 180, 205
 - Espresso-Algorithmus 208
 - 'event 227
 - Event, Signal- 200
 - Exception 365
 - execute 358
 - Explicit Parallel Instruction Computing
 - 379
 - Exponent 66
 - external refresh 313
 - externe asynchrone Rückkopplung 133
 - externer Taktversatz 164
 - extrinsischer Halbleiter 32
 - Exzess-3 69
- F**
- Faltungscodierung 87
 - FAMOS-Transistor 326 f.
 - , Löschen 326
 - , Programmierung 326
 - Fano-Bedingung 74
 - Fano-Codierung 80
 - Fault 262
 - fault dictionary 271
 - Fax-Protokoll 82
 - feature size 320
 - FEC 86
 - FeFET 337
 - Fehler 262
 - , crosstalk fault 267
 - , Defekt 263
 - , delay fault 266
 - , -diagnose 263
 - , -erkennungswahrscheinlichkeit 269
 - , Error 262
 - , Fault 262
 - , -injektion 267
 - , -lokalisierung 263
 - , Pfadverzögerungs- 267
 - , -propagation 267
 - , -reduktion 268
 - , SEU 264
 - , -simulation 267, 269
 - , Single Event Upsets 264
 - , stuck at 263
 - , transienter 264
 - , Übergangs- 266
 - , Übersprech- 267
 - , Verzögerungs- 266
 - Fehlerabbruch 270

- Fehlerdiagnose 263
 Fehlereffizienz 263
 Fehlererfassung 263
 fehlererkennender Code 86 f.
 Fehlererkennungswahrscheinlichkeit 269
 Fehlerinjektion 267
 fehlerkorrigierender Code 86, 91
 Fehlerlokalisierung 263
 Fehlermodell 263 f.
 –, Brückenfehler 265
 –, Haft- 265
 –, Zellenfehler 265
 Fehlerpropagation 267
 Fehlerquelle, punktuelle Störung 262
 –, systematischer Effekt 262
 Fehlerreduktion 268
 Fehlersicherheit 25
 Fehlersimulation 194, 267, 269
 –, deduktive 269
 –, nebenläufige 269
 Fehlertoleranz 25
 Fehlerüberdeckungsgrad 195
 Fehlerwörterbuch 271
 Feldeffektransistor 41
 FeRAM 336
 –, Speicherzelle 336
 Fermi-Energie 30
 Fermi-Niveau 30
 Ferroelectric RAM 336
 Festkommaaddierer 127
 Festkommaformat 65
 Festkomma-Subtraktion 129
 Festkommazahl 19, 126
 Festwertspeicher 300, 321
 FET 41
 –, Sperrschicht- 44
 Field-Programmable Gate Array 287, 400, 413
 –, arithmetische Funktionen 416
 –, Datenspeicher 416
 –, Designraum 413
 –, LUT-Zusammenfassung 415
 –, Routing 413
 –, Timing 414
 Filter, Analog- 430
 –, Anti-Aliasing- 420
 –, Transversal- 430
 Finite Impulse Response 430
 Finite State Machine 23, 152, 181, 184
 FIR 430
 firing rule 161
 Firm-Makro 292
 First-Level-Cache 376
 Flag 353
 Flagregister 351, 369
 flankengesteuertes D-Flipflop 137
 Flash-ADC 436
 Flash-EEPROM 22, 322, 330, 397
 –, Bausteine 333
 –, MLC 331 f.
 –, Multi Level Cell 331
 –, NAND- 331
 –, NOR- 331 f.
 –, Single Level Cell 331
 –, SLC 331 f.
 –, SONOS-Speicherzelle 334
 –, Speicherzelle 330
 flattening 209
 Fließkommaformat 66
 Flipflop 135 f., 139, 171, 390, 392
 –, asynchrones 140
 –, D- 137, 142, 144, 150, 170 f., 392, 397
 –, delay time 148
 –, funktionale Gliederung 140
 –, Haltezeit 148
 –, hold time 148
 –, JK- 143 f., 146, 150, 172, 392
 –, Latch 392
 –, Master-Slave- 143
 –, Module-*n*-T- 171
 –, Pulsdauer 148
 –, pulse width 148
 –, RS- 134 ff., 140, 144, 146, 170, 392
 –, setup time 146, 163
 –, Setzzeit 146, 163
 –, synchrones 140 f., 150
 –, T- 144, 170, 172, 392
 –, taktflankengesteuertes 140, 144
 –, taktgesteuertes 140
 –, taktzustandsgesteuertes 140 f.
 –, Timing-Bedingung 163
 –, Toggle- 144
 –, Verzögerungszeit 148
 –, Zeitverhalten 146
 –, zweiflankengesteuertes 146
 Floating Gate 325, 397
 –, FAMOS-Transistor 326

Floating Gate Avalanche MOS-Transistor 326
 Floating Gate Tunnel Oxide Transistor 327
 floating point number 66
 Floating Point Unit 352
 Floorplan-Beschreibung 180
 Floorplanning 211, 217
 FLOTOX-Transistor 327
 Flussgröße 242
 Flussrelation 161
 Folgeknoten 119 f.
 for 252
 forever 252
 Forward Error Correction 86
 FPGA 175, 287, 400, 403, 413
 –, Architektur, erweiterte 415
 –, arithmetische Funktionen 416
 –, Basisarchitektur 413
 –, Codespeicher 416
 –, Datenspeicher 416
 –, Designraum 413
 –, Erweiterungen 415
 –, LUT-Zusammenfassung 415
 –, Routing 413
 –, Timing 414
 FPGA-Implementierung 189
 FPU 352
 FRAM 336
 –, Speicherzelle 336
 Freeware 293
 Freigabesignal 233
 Frequenzmodulation 97
 Frequenzteiler 169
 FSM 23, 152
 Full-Custom-Design 288
 function 237
 Funktion 237
 –, Boole'sche 99–102, 121, 124
 –, Boole'sche, minimieren 108, 112
 –, digitale 98
 –, duale 105
 funktionaler Test 272
 Funktionsfehler, komplexer 265
 Funktionsspeicher 301
 Funktionstabelle 134
 fusible link 324, 396
 fuse 324
 Fuse-Technologie 396

G

Gajski-Diagramm 220
 GAL 400, 405
 GAL/PAL 16V8 405
 –, Ausgangszelle 406 f.
 –, Betriebsmodi 405
 –, Pinbelegung 406
 GAL/PAL 22V10 405, 407
 –, Ausgangszelle 407
 –, ispGAL22V10 408
 –, Pinbelegung 408
 Gate 41
 gate leakage 36
 Gate-Array 289
 –, MGA 289
 Gateoxid 41
 Gatter 121
 Gatterebene 181
 Gatterlaufzeit 55, 146, 151
 Gatterprimitive 247
 Gatterverzögerungsfehler 266
 Gatterzellenbibliothek 181
 GDS-II-Format 181
 gedächtnislose Datenquelle 76
 General Purpose Register 350
 generate 236
 Generatorpolynom 89
 generic 228
 Generic Array Logic 400
 Generic Interrupt Controller 383
 generic map 237
 geometrisch physikalische Sicht 175
 geschaltete Stromquelle 428
 Giant Magneto Resistance 338
 GibiByte 304
 gleichmäßige Quantisierung 421
 Gleitkommadarstellung 126
 Gleitkommaformat 66
 Gleitkommazahl 19
 Glitches 151
 GMR 338
 grafische Modelleingabe 184
 Gray-Code 69, 126
 –, erweiterter 69
 Grenzfrequenz 93
 Großschreibung 222, 246
 ground 51
 Grundverknüpfung 106
 GTL 395
 GTL+ 395

H

- Haftfehler 263
- Halbaddierer 126, 128, 257
- Halbleiter 30 f.
 - , extrinsischer 32
 - , intrinsischer 31
 - , *n*-leitender 32
 - , *p*-leitender 32
 - , Skalierung 34
- Halbleiterspeicher 297 f.
 - , Adress-Multiplex-Mode 303
 - , CAM 300
 - , Content Addressable Memory 300
 - , data retention 305
 - , Datenverfügbarkeit 301
 - , DRAM-Speicherzelle 309
 - , EEPROM 322, 327
 - , Einteilung 298
 - , Endurance 305
 - , EPROM 322
 - , EPROM-Speicherzelle 325
 - , FAMOS-Transistor 326
 - , feature size 320
 - , FeRAM 336
 - , FeRAM-Speicherzelle 336
 - , Ferroelectric RAM 336
 - , Flash-EEPROM 322, 331
 - , FLOTOX-Transistor 327
 - , flüchtiger 300, 306
 - , FRAM 336
 - , Integrationsgrad 320
 - , Interleaving 314
 - , Masken-ROM 322
 - , Matrix- 299
 - , MRAM 337
 - , MRAM-Speicherzelle 338
 - , nichtflüchtiger 300, 321
 - , nichtvolatiler 300
 - , NVRAM 335
 - , OTPROM 322, 324
 - , persistenter 300
 - , Phase Change RAM 339
 - , PROM 322, 324
 - , RAM 300
 - , Random Access Memory 300
 - , Read-Only Memory 300
 - , ROM 300
 - , Schreib- und Leseverstärker 302
 - , SONOS-Speicherzelle 334
 - , Spaltendecoder 302
 - , Speicherkapazität 303
 - , Speichermatrix 302
 - , Speicherzugriff 299
 - , SRAM-Speicherzelle 306
 - , Verlustleistung 319
 - , volatiler 300, 306
 - , Zeilendecoder 302
 - , Zellengröße 320
 - , Zugriffszeit 303 f., 319
 - , Zykluszeit 304
- Halbleiterspeicherzelle 297
- Halteschaltung 171
- Haltezeit 148, 163
- HAMMING, RICHARD 91
- Hamming-Code 91
- Hamming-Distanz 87
- Hamming-Gewicht 87
- Handel-C 220
- Hard-Makro 292, 402
 - , optimierter Block 402
 - , Prozessorkern 402
- Hardware Description Language 183, 220
- Hardwarebeschleuniger 387
- Hardware-Beschreibungssprache 19, 183
- Hardware-Emulation 213
- Hardware-Software-Codesign 218, 220, 253
- Hardware-Software-Cosimulation 218
- Hardware-Software-Cosynthese 219
- Harvard-Architektur 343
- Hazard 131, 136
 - , eliminieren 133
 - , Entstehung 132
 - , Freiheit 138
- Hazardfreiheit 136
- h-Datei 255
- HDL 220
- HDL-Entry 183
- HDL-Modelleingabe 184
- HDPLD 393, 398 f., 409
- Herstellungstechnologie 19
- Hexadezimalsystem 61
- Hidden-Refresh 313
- Hierarchie 178
- Hierarchisierung 217
- High-Density Programmable Logic Device 393, 398 f., 409
 - , Partitionierung 399

- High-Level-Simulation 195
 Hitrate 378
 Hold 418, 432
 hold time 148, 163
 HPLD, Partitionierung 399
 HSTL 395
 Huffman-Codierung 81
 Hürde 161
 Hyperthreading 380
 Hysterese 148
- I**
- IC 17, 28, 287
 IDDQ-Test 271
 Idempotenz 99
 Identität 100 ff.
 IDNF 392
 IEEE 1076 221
 IEEE 1149 282
 IEEE 1164 238
 IEEE 1364 246
 IEEE 1500 285
 IEEE 1666 253
 IEEE 754 68
 if 251 f., 257
 IGFET 41
 Implementierung 182, 344
 –, physikalische 192
 Implementierungsphase 175
 Implikant 111 f.
 Implikation 101 f.
 In-Circuit-Programmierung 327, 329
 Index-Register 351
 Inertial-Delay 198
 Informatik, Technische 19
 Informationsgehalt 76 f.
 Inhibition 100 f.
 initial 248
 INL 425
 Input/Output 408
 Instanziierung 229, 235
 –, iterative 236
 instruction code 354, 357
 instruction execution cycle 358
 instruction fetch and decode 358
 Instruction Pointer 351, 354
 instruction set 371
 Insulated Gate FET 41
 In-System-Programmierbarkeit 398,
 401, 408
 integer 223
 Integerzahl 19
 integraler Nichtlinearitätsfehler 425
 Integrated Circuit 17, 28
 Integrationsgrad 320
 Integrationsverfahren 435
 Integrator 442
 integrierte Schaltung 28
 Intel, 4004 62
 Intellectual Property 176, 218, 292
 interface 361
 Interface Method Call 254
 Interleaving 314
 interner Taktversatz 164
 Interrupt-Konzept 343
 Interruptlogik 125
 Interrupt-Steuerung 364
 intrinsischer Halbleiter 31
 Inversion 42, 100
 Inverter 48
 –, CMOS- 58
 –, TTL- 58
 invertierte DNF 392
 I/O-Block 388, 393, 399
 –, Anstiegsrate 393
 –, Betriebsspannung 394
 –, einstellbare Verzögerung 393
 I/O-Device 343
 I/O-Komponente 370
 I/O-Pin 180
 I/O-Standard 394
 IP 176, 218, 292
 IP-Provider 293
 Irrelevanzreduktion 76
 ISO 8859 71
 Isolator 30
 Isolierschicht-FET 41
 ISP 398, 401, 408
 ispGAL22V10 408
 iterative Zerlegung 117
- J**
- Java 180
 JFET 44
 JK-Flipflop 143 f., 146, 150, 172
 –, taktzustandsgesteuertes 143
 JPEG 85 f.
 JTAG 282
 Junction FET 44
 junction insulation 45

K

Kanalcodierung 86
 Kapselung 254
 KARNAUGH, M. 109
 Karnaugh-Veitch-Diagramm 109
 Kennlinie, A-law- 421
 –, μ -law- 421
 Kennlinienfehler 424 f.
 Kern-Primimplikant 112 f.
 KibiByte 304
 Kippglied, bistabiles 139
 Kippstufe, bistabile 139
 –, monostabile 139
 Kleinschreibung 222, 246
 KMF 108
 KNF 107 f., 392
 Kollektor 39
 Kollision, Signale 224
 Kombinatorik 121
 kombinatorische Logik 160, 230
 kombinatorische Schaltung 121, 139
 Kommentar 222
 Kommunikationscontroller 295
 Kommunikationstechnik 19, 25
 Kommutativgesetz 103
 Kompaktmodell 243
 Komparator 429, 436, 442
 Komplement 99
 –, 2er- 130
 komplementäre MOS-Logik 52
 komplementäre MOS-Technologie 45
 komplexer Funktionsfehler 265
 Komponente 235
 Komponenteninstanziierung 229
 Kompression, Bild- 85
 –, LZW-Verfahren 83
 –, Sprach- 85
 –, verlustbehaftete 76, 84
 –, verlustfreie 76, 79
 Konfiguration 207
 Konjunktion 99
 konjunktive Minimalform 108, 113
 konjunktive Normalform 106 ff., 392
 Konkretisierung 179, 186
 Kontrollflussbefehl 252
 Kostenfunktion 210
 kritischer Pfad 163, 215
 Kurzschlussstrom 167
 Kürzungsregel 103

KV-Diagramm 109 f., 112
 –, Nachbarschaft 112

L

L1-Cache 376
 L2-Cache 377
 L3-Cache 377
 Last In First Out 363
 Latch 139, 392
 –, RS- 140
 Latenz 203
 Lattice 403 f.
 Lauflängencodierung 82
 Laufzeit 132
 Layer, logischer 286
 –, physischer 286
 Layout 286
 –, Chip- 286
 Layoutebene 181
 Least Significant Bit 420
 Leckstrom 36, 167
 Leitungsband 29
 Leitungscode 95
 Leitungscodierung 95
 Lempel-Ziv-Codierung 82
 Level-Sensitive Scan Design 274
 LFSR 173, 278
 –, charakteristisches Polynom 278
 library 239
 LIFO-Prinzip 362 f.
 linear feedback shift register 173
 linear rückgekoppeltes Register 173
 linear rückgekoppeltes Schieberegister
 173, 277
 Linearitätsfehler, differenzieller 424 f.
 Lithographie 33
 Little-Endian 62, 349
 Load/Store-Architektur 367
 Logik, Dioden-Transistor- 47
 –, getaktete 232
 –, kombinatorische 160, 232
 –, komplementäre MOS- 52
 –, mehrwertige 22
 –, negative 22
 –, positive 22
 –, Pseudo-ECL-(pECL-) 50
 Logikbaustein, programmierbarer 403
 Logikblock 388, 392, 399, 402
 Logik-Core 394
 –, Betriebsspannung 394

Logikgatter 121
 Logikschaltung 19
 Logiksystem, vollständiges 105
 Logikverifikation 216
 logischer Befehl 371
 logisches Schaltnetz 139
 Look-Up Table 390, 400, 413, 415
 Low Power SRAM 307
 LSB 421
 LSSD 274
 LUT 190, 413, 415
 –, Zusammenfassung mehrerer 415
 LVC MOS 395
 LVDS 395
 LVPECL 395
 LVTTTL 395
 LZW-Verfahren 83

M

magneto-resistives RAM 337
 Makro 292
 –, Firm- 292
 –, Hard- 292, 402
 –, Soft- 292
 Makrozelle 291
 Manchester-Code 97
 –, differenzieller 97
 Mantissee 65
 Map 208
 March Test 281
 Marke 161
 Maschinenbefehl 354, 357
 Maschinenwort 26
 Masken-ROM 322
 Master Gate-Array 289
 Master-Slave-Flipflop 143
 Master-Slave-Prinzip 343
 Matlab 195, 220
 Matrix-Code 93
 Matrixspeicher 299, 302
 MATS 281
 maximale Verlustleistung 275
 Maxterm 106 f., 109, 113
 MC CLUSKEY 114
 Mealy-Automat 24, 152, 157
 MebiByte 304
 Medwedjew-Automat 152
 Mehrfachfehler 265
 mehrstufige Schaltung 116
 mehrstufiges Minimierungsverfahren 120
 mehrwertige Logik 22
 memory mapped I/O 370
 MEMS 296
 MESFET 44
 Messtechnik 443
 Metal-Insulator-Semiconductor FET 41
 Metall 30
 –, divalentes 30
 –, monovalentes 30
 Metallisierungssystem 46
 Metal-Oxide-Semiconductor FET 41
 Metal-Semiconductor-FET 44
 metastabiler Zustand 215
 Methode des binären Baumes 434
 Methoden 254
 MGA 289
 microprocessor engineering 344
 Mikroarchitektur 400
 Mikrobefehl 366
 Mikrocomputer 342, 344
 –, Harvard-Architektur 343
 –, Von-Neumann-Architektur 343
 Mikrocontroller 347
 Mikroprogramm 366
 Mikroprozessor 19, 341, 344
 –, address unit 355
 –, addressing mode 372
 –, Adressbus 356
 –, Adressierungsart 355, 372
 –, Adresswerk 355
 –, ALU 352
 –, Architekturmerkmal 349
 –, arithmetisch-logische Einheit 352
 –, Ausnahme 365
 –, Befehlssatz 371
 –, Befehlszähler 351
 –, Befehlszyklus 358
 –, Bussteuerung 359
 –, Carry-Flag 353, 369
 –, Control Register 352
 –, control unit 354
 –, Datenbus 356
 –, Differenzierung 347
 –, digitaler Signalprozessor 347
 –, Eingabe-/Ausgabe-Einheit 361
 –, Exception 365
 –, Flagregister 351, 369

- , instruction code 354, 357
- , instruction execution cycle 358
- , Interrupt-Steuerung 364
- , Komponenten 350
- , Load/Store-Architektur 367
- , Maschinenbefehl 354, 357
- , Mikrocontroller 347
- , Multicore- 380
- , Overflow-Flag 369
- , Parameter 348
- , Pipelining 368
- , Polling 364
- , Program Counter 351, 354
- , Programmablauf 359
- , Programmiermodell 349, 368
- , Register 350
- , Registersatz 368
- , Sign-Flag 369
- , Softcore 404
- , Speichermodell 370
- , Stackfunktion 362
- , Stackpointer 352
- , Stapelzeiger 352
- , Statusregister 369
- , Steuerbus 356
- , Steuerwerk 354
- , superskalarer 378
- , Systembus 360
- , Verarbeitungsleistung 373
- , Von-Neumann-Rechnerarchitektur 357
- , Zero-Flag 353, 369
- Mikroprozessortechnik 344
- Mikrorechner 344
- Mikrosystemtechnik 241, 296
- MIMD 380
- Minimalform 133
 - , disjunktive 108, 112
 - , konjunktive 108, 113
- minimieren Boole'scher Funktionen 108, 112
- Minimierungsverfahren 109, 114, 208
 - , Espresso-Algorithmus 208
 - , mehrstufiges 120
 - , Quine-McCluskey-Algorithmus 208
- Minterm 106, 109, 114, 124
- MIPS 348
- MISFET 41
- MISR 280
- Missing-Code-Fehler 424
- mittlere Codewortlänge 74
- Mixed-Signal-Schaltung 296
- Mixed-Signal-Simulation 195
- MLC 331 f.
- Modell 182, 193
 - , algorithmisches 220
 - , Datenfluss- 220
 - , Struktur- 220
 - , strukturelles 246 f.
 - , Verhaltens- 220
- Modelleingabe, grafische 184
- Modellierung 176
- Modellierung endlicher Zustandsautomaten 155
 - , Zustandsgraph 155
- Modulation 97
- module 246
- Module-*n*-T-Flipflop 171
- MOEMS 296
- monolithisches PLD 399
- monostabile Kippstufe 139
- Monotonie 425
- monovalentes Metall 30
- MOORE, GORDON 34
- Moore-Automat 152, 157
- Morse-Code 74
- MOSFET 41
 - , selbstleitend 42
 - , selbstsperrend 42
- Most Significant Bit 426
- MOS-Technologie 45
- MOS-Transistor, FAMOS 326
 - , FeFET 337
 - , Floating Gate 325
 - , Floating Gate Avalanche MOS-Transistor 326
 - , FLOTOX 327
- MPEG 86
- MRAM 337
- MRAM-Speicherzelle 338
- MSB 426
- μ -law-Kennlinie 421
- Multi Level Cell 331 f.
- Multicontext-PLD 402
- Multicore-Prozessor 380
 - , speichergekoppelter 380
- Multi-Level-Speicherzelle 297
- Multiple Input Signature Register 280
- Multiple Instruction Multiple Data 380

Multiplexer 118, 121 f., 184, 230, 393, 396, 400
 –, Steuervektor 122
 Multiprozessor, asynchroner 387
 –, multiskalarer 387
 multiskalarer Prozessor 387
 Multithreading 380
 multi-value logic 22
 Multivibrator 167
 –, bistabiler 306

N

Nachkommanormalisierung 67
 NAND 101, 106
 NAND-Flash-Technologie 331
 nature 242
 nebenläufige Fehlersimulation 269
 nebenläufiger Prozess 160
 Nebenläufigkeit 183
 Negation 99 f.
 Negationsregel 104
 negative ganze Zahl 62
 negative Logik 22
 Netzliste 183, 207
 new 257
 NICHT 98 ff.
 nichtflüchtiger Halbleiterspeicher 321
 nichtflüchtiger Speicher 322
 Nichtlinearitätsfehler, integraler 425
 nichtvolatiler Halbleiterspeicher 300
 n -leitender Halbleiter 32
 NMOS 50, 56
 NMOS-Transistor 45
 noise shaping 435
 Non Uniform Memory Access Architecture 380
 NON-Embedded System 305
 Non-Return-to-Zero 95
 Non-Return-to-Zero-Inverted 96
 Non-volatile RAM 335
 NOR 100, 106
 NOR-Flash-Technologie 331
 Normalform 106
 –, disjunktive 106 f., 390
 –, invertierte disjunktive 392
 –, konjunktive 106 ff., 392
 Normalisierungsregel 67
 NOVRAM 335
 npn -Bipolartransistor 39 f.
 NRZ-Code 95

NRZI-Code 96
 Null-Theorem 99
 NUMA-Architektur 380
 Nur-Lese-Speicher 300
 NVRAM 335
 NYQUIST, Abtasttheorem 420
 Nyquist-Frequenz 430
 Nyquist-Theorem 94

O

OBDD 119
 OBDD-Darstellung 217
 OBDD-Graph 119
 ODER 98 f., 102
 –, verdrahtetes 57
 offset binär 426
 Offsetfehler 424 f.
 Oktalsystem 61
 OLMC 407
 One-Hot-Code 75, 162
 One-Time Programmable Read-Only Memory 322, 324
 One-Time-Programmable 401
 Online-Test 264
 open 235
 Open-Collector 57
 Open-Drain 57
 Open-SystemC-Initiative 253
 Operationsverstärker 149, 426
 Operativspeicher 300
 Optimierung 208
 –, Ausflachung 209
 –, Entwurfsraum 209
 –, Espresso-Algorithmus 208
 –, flattening 209
 –, Quine-McCluskey- 208
 –, Strukturierung 209
 Optimierungskriterium 179
 OR 98 f., 102
 OSCI 253
 Oszillator 149, 167
 others 231
 OTPROM 322
 Out of order execution 379
 Output Logic Macro Cell 407
 Overflow-Flag 369
 oversampling 435
 Oversampling 420
 Oversamplingfaktor 443

P

- package 239
- package body 239
- Pad 287
- Page-Mode 314
- PAL 400, 405
- PAL-Struktur 391, 409
- paralleler Speicherzugriff 299
- Parallelverfahren 433, 435
- parametrisierbar 294
- Paritätsbit 70
- Paritäts-Code 88
- Partitionierung 178, 205
- Partitionierungsproblem 413
- Pass-Transistor 395 ff.
- PCI 395
- peak power 275
- pECL-Logik 50
- Pegel 54
- Periodendauer 154
- persistenter Halbleiterspeicher 300
- Personalisierung 289
- Petri-Netz 160
 - , firing rule 161
 - , Flussrelation 161
 - , schaltbereit 161
 - , Stelle 161
 - , Transition 161
- Pfad 51
 - , kritischer 163
- Pfadverzögerungsfehler 267
- Phase Change RAM 339
- Phase-Locked Loop 165
- Phasenmodulation 97
- Phasenpipelining 374
- Phaseshifter 278
- Physical Synthesis 211
- pipeline flush 376
- pipeline hazard 375
- Pipelined Burst-SRAM 308
- Pipeline-Konflikt 375
- Pipelinestruktur 117
- Pipelinestufe 374
- Pipelining 165 f., 181, 207, 308, 368, 374
- PLA-Architektur 410
- Place & Route 181, 190, 207 f.
- Placement 181, 415
- Planartechnologie 32
- Platzierung 178
- PLD 19, 388, 403 f.
 - , Anti-Fuse 396
 - , Basisblock 390
 - , Basisoperation 389 f.
 - , Boole'scher Assembler 405
 - , Boot-Speicher 388, 397
 - , Codespeicher 389, 395
 - , Complex PLD 400, 402
 - , CPLD 400, 402
 - , Datenspeicher 388, 413
 - , Designraum 390
 - , dynamische Reprogrammierbarkeit 402
 - , Field-Programmable Gate Array 400
 - , Flipflop 390, 392
 - , FPGA 400
 - , GAL/PAL 16V8 405
 - , GAL/PAL 22V10 405
 - , HDPLD 398 f., 409
 - , Hersteller 403 f.
 - , High-Density PLD 398 f., 409
 - , In-System-Programmable 398, 401
 - , I/O-Block 393
 - , I/O-Standard 394
 - , ISP 398, 401, 408
 - , Klassifizierungen 400
 - , Logikblock 392, 399, 402
 - , Look-Up Table 390
 - , LUT 390, 400
 - , Mikroarchitektur 400
 - , monolithisches 399
 - , Multicontext- 402
 - , Multiplexer 400
 - , OTP 401
 - , PAL-Struktur 391, 400
 - , Partitionierung 399
 - , Pass-Transistor 395
 - , Programmierbarkeit 400
 - , Programmierung 395
 - , Rapid Prototyping 397
 - , Reconfigurable Computing 402
 - , Reprogrammierbarkeit 401
 - , Routing 396, 399, 402
 - , Simple 398 ff.
 - , Softcore 404
 - , Speicherfunktion 390, 392
 - , Speichertechnologie 396
 - , SPLD 398 ff., 405
 - , SRAM-basiert 397

- , Versorgungsspannung 394
- , zeitliches Verhalten 389
- PLD-Codespeicher 396
- PLD-Modell 388 f.
- , Datenspeicher 413, 416
- p*-leitender Halbleiter 32
- PLL 165
- PMOS 51, 56
- PMOS-Transistor 45
- Pointer 351
- Poisson-Modell 264
- Polling 364
- Polynom, charakteristisches 278
- port 228
 - , buffer 228
 - , in 228
 - , inout 228
 - , out 228
- port map 235
- positive ganze Zahl 61
- positive Logik 22
- Postulate, Bohr'sche 28
- Präfixfreiheit 74
- Primimplikant 111 f., 133
 - , Kern- 112 f.
- Prioritätsdecoder 436
- Prioritäts-Encoder 125, 184, 230
- procedure 238
- process 225
- Product Term Sharing 411
- Produktionstest 263
- Produktqualität 272
- Program Counter 351, 354
- Programm 342
- Programmable Array Logic 391, 400
- Programmable Logic Array Architektur 410
- Programmable Logic Device *siehe* PLD19
- Programmable Read-Only Memory 322, 324
- programmierbarer Logikbaustein 388, 403
- programmierbares digitales System 22
- Programmierbarkeit 22, 401
 - , dynamische Reprogrammierbarkeit 402
 - , In-System- 401
 - , One-Time-Programmable 401
 - , Reprogrammierbarkeit 401
- Programmiermodell 349, 368
- Programmiertechnologie 395, 398, 401
- Programmierung, Pass-Transistor 396
- Programmspeicher 300
- Programmsteuerbefehl 372
- PROM 322, 324
- propagation delay 55
- proprietäre Bibliothek 296
- protected 227
- Prototyp 214
- Prototypentest 263
- Prozedur 237
- Prozess 225 f., 229
 - , Ausgangssignal 233
 - , getakteter 233
 - , nebenläufiger 160
 - , Sensitivitätsliste 232
 - , sequenzieller 233
 - , Verhaltensbeschreibung 230
- Prozessor, Bussteuerung 359
 - , CISC- 366
 - , Co- 387
 - -Core 218
 - , eingebetteter 217
 - , Flagregister 369
 - , instruction set 371
 - , multiskalarer 387
 - , Program Counter 354
 - , RISC- 367
 - , Spezial- 387
 - , Statusregister 369
 - , superskalärer 378
- Prozessorkern 295, 402
- Prozessorsteuerbefehl 372
- Prüfbarkeit 195
- Prüfbit 70
- prüfungerechter Entwurf 273
- Prüfpfad 273
- prüfungsbasierender Selbsttest 277
- Pseudo-ECL-Logik 50
- Pseudo-Tetrade 69
- PSPICE 194
- Pull-Down-Pfad 51
- Pull-Up-Pfad 51
- Pulsdauer 148
- Pulse Width 148
- Pulsweitenmodulator 429
- punktueller Störung 262

Q

quantisierte Spannung 421
 Quantisierung 18, 419 f., 433
 Quantisierungsfehler 422
 Quantisierungsintervall 421
 Quantisierungskennlinie 421, 433
 Quantisierungsrauschen 422
 Quantisierungsstufe 421
 quantity 242
 Quarz 168
 quasiternär 22
 quaternär 22
 Quellenalphabet 73
 Quellencodierung 76
 Quellencodierungstheorem von SHANNON 78
 QUINE 114
 Quine-McCluskey-Algorithmus 208

R

R-2R-Widerstandsnetzwerk 427
 race 132, 136
 Races 153
 RAM 300 f.
 –, BEDO- 315
 –, dynamisches 301, 309
 –, FeRAM 336
 –, FeRAM-Speicherzelle 336
 –, Ferroelectric 336
 –, FRAM 336
 –, magnetoresistives 337
 –, MRAM 337
 –, Non-volatile 335
 –, PCRAM 339
 –, Phase Change 339
 –, statisches 301, 397
 RAM, statischer 306
 Rambus DRAM 318
 Random Access Memory 300 f.
 Rapid Prototyping 214, 388, 397
 RAS 303, 310
 RAS-ONLY-Refresh 312
 rationale Zahl 65
 Raumkompaktierung 279
 Rauschleistung 94
 read 254
 Read-Only Memory 300 f.
 real 241
 real-time behaviour 25
 Recheneinheit 350

Rechenwerk 129
 Reconfigurable Computing 402
 record 224
 Redesign 177, 182, 190
 redundant 263
 Redundanz 78, 114
 Redundanzreduktion 76
 Referenzspannung 436
 Refresh 310
 –, Burst- 313
 –, CAS-BEFORE-RAS- 312
 –, distributed 313
 –, external 313
 –, Hidden- 313
 –, RAS-ONLY- 312
 Refresh-Controller 312
 reg 249
 Register 139, 350
 – in Verilog 249
 Registersatz 350, 368
 Rejecting Inertial Delay 199
 Rekonstruktion 419
 Rennen 132, 136
 repeat 252
 Reproduzierbarkeit 24
 Reprogrammierbarkeit 401 f.
 Reprogrammierfähigkeit 388
 Request-Update-Methode 261
 Resetschaltung 169
 resolved 224
 Response 213
 Ressourceneffizienz 25
 Ressourcenkonflikt 375
 Ressource-Sharing 206
 Retiming 207
 Return-to-Zero 96
 Reuse 294
 Ringoszillator 168
 Ripple-Carry-Struktur 190
 RISC-Prozessor 367
 ROBDD 120, 216
 ROBDD-Graph 120
 ROM 300 f., 321 ff.
 –, EEPROM 322
 –, EPROM 322, 325 ff.
 –, Flash-EEPROM 322, 330
 –, Masken- 322
 –, One-Time Programmable 322
 –, OTP 322
 –, OTPROM 324

- , Programmable 322
 - , PROM 324
 - römische Zahl 60
 - Router 210
 - Routing 181, 388, 396, 399 f., 402, 408, 413
 - , global 414
 - , Inter-Block- 413
 - , konfigurierbares 392
 - , lokal 414
 - , Pass-Transistor 396
 - , regional 414
 - row address strobe 303, 310
 - row decoder 302
 - RS-Flipflop 134 ff., 140, 144, 146, 170
 - , taktzustandsgesteuertes 141
 - RT-Beschreibung 181
 - RT-Ebene 186 f.
 - RT-Modell 189
 - RT-Synthese 203, 206
 - , Zustandscodierung 206
 - , Zustandsminimierung 206
 - Rückkopplung, asynchrone 121, 133, 136
 - , Auftrennung 134
 - , externe asynchrone 133
 - Rückkopplungspfad 134
 - Rückkopplungspolynom 278
 - Rückkopplungssignal 135 f.
 - Ruhestrom 271
 - RZ-Code 96
- S**
- Sample 418, 420
 - Sample & Hold 418, 432, 436
 - SAR 438
 - scan path 273
 - sc_create_vcd_trace_file() 260
 - SC_CTHREAD 255
 - Schaltaktivität 167
 - Schaltalgebra 98
 - , Rechenregeln 103
 - Schaltgeschwindigkeit 48
 - Schaltkreisfamilie 59
 - Schaltkreistechnik 17, 19
 - Schaltnetz 23, 98, 121, 151, 390
 - , logisches 139
 - Schaltplaneingabe 183
 - Schaltung, asynchrone, Designregeln 136
 - , digitale 131
 - , integrierte 28
 - , kombinatorische 121, 139
 - , mehrstufige 116
 - mit Gedächtnis 133
 - , Mixed-Signal- 296
 - ohne Gedächtnis 133
 - , Reset- 169
 - , sequenzielle 121, 134, 139
 - , synchrone 163
 - , zeitabhängige 23
 - Schaltungspartitionierung 268
 - Schaltungstechnik 47 f.
 - , bipolare 48
 - , statische 48
 - , unipolare 48
 - Schaltvariable 21
 - Schaltwerk 23, 139, 158, 390, 392
 - , asynchrone 150
 - , digitales 287
 - , Mealy-Automat 24
 - , synchrone 151
 - , Synthese 24
 - Schaltwerttabelle 158 f.
 - Scheduling 180 f., 205
 - Schematic Entry 183
 - Schichtherstellung 32
 - Schieberegister 91, 172
 - , linear rückgekoppeltes 173, 277
 - Schmitt-Trigger 148
 - Schnittstelle 296
 - , C- 196
 - Schnittstellensignal 226
 - Schottky-Diode 39
 - Schreib- und Leseverstärker 302
 - Schreib-Lese-Speicher 300
 - Schwellenspannung 43
 - Schwellwertschalter 148
 - sc_in<> 256
 - sc_int<> 261
 - sc_main() 260
 - Scmethod 261
 - SC_METHOD 255
 - SC_MODULE 255
 - sc_out<> 256
 - scrubbing 276
 - sc_signal<> 254
 - sc_start() 260

- SC_THREAD 255, 261
- sc_uint<> 261
- SDF-Format 213
- SDRAM 316
 - , DDR2- 318 f.
 - , DDR3- 318 f.
- Second-Level-Cache 377
- Security 26
- Selbsttest 276
 - , Mustererzeugung 277
 - , prüfpfadbasierender 277
- self refresh 313
- Semi-Custom-Design 288
- Sensitivitätsliste 226, 232
- sequenzielle Schaltung 121, 134, 139
- sequenzielle Tiefe 273
- serieller Speicherzugriff 299
- setup time 146, 163
- Setzzeit 146, 163
- SEU 264
- SFET 44
- SHANNON, CLAUDE E. 77, 98
 - , Abtasttheorem 420
 - , Codierungstheorem 78
- Shannon'sche Datenquelle 76
- Shannon'sches Gesetz 104, 108
- Shannon-Theorem 77, 94
- Shannon-Zerlegung 117, 119
- shared variable 227
- Sicherheit 26
- Sicht 175, 177
 - , geometrisch physikalische 175
 - , strukturelle 175, 177
 - , Verhaltens- 175, 177
- Sigma-Delta-Modulation 430
- Sigma-Delta-Modulator 442
- signal 226
- Signal, analoges 18
 - , binäres 18
 - , digitales 18
 - -Event 200
 - , getaktetes 251
 - , lokales 226
 - -Transaction 200
 - , wertdiskretes 422
 - , wertkontinuierliches 419 f.
 - , zeitdiskretes 420, 422
 - , zeitkontinuierliches 419
- Signal to Noise Ratio 422
- Signalattribut 227
- Signal-Event 200
- Signallaufzeit 132
- Signalleistung 94
- Signalprozessor, digitaler 66, 347
- Signal-Rausch-Verhältnis 93 f., 422
- Signal-Transaction 200
- Signalverarbeitung, digitale 19
- Signalwahrscheinlichkeit 269
- Signalwarteschlange 200
- Signalzuweisung, bedingte 229
 - , blocking 249, 251
 - , nebenläufige 225, 229
 - , non-blocking 249, 251
 - , selektive 229
 - , unbedingte 229
- Signaturanalyse 279
- Sign-Flag 369
- Silicon Oxide Nitride Oxide Silicon 334
- Silizium 41
- Silizium-Scheibe 32
- Simple Programmable Logic Device 287, 398 ff., 405
- Simulation 19, 176, 193
 - , Analog- 194, 196
 - , Anfangsbedingung 241
 - , Differenzialgleichung 241
 - , Digital- 194
 - , ereignisgesteuerte 196, 200
 - , High-Level- 195
 - , Matlab 195
 - , Mixed-Signal- 195
 - , Saber- 195
 - , SDF-Format 213
 - , Standard Delay File Format 213
 - , stückweise lineares Verhalten 241
 - , Timing- 213
 - , Unstetigkeit 241
 - , Verifikations- 213
 - , zyklusbasierte 196
- Simulationseffizienz 197 f.
- Simulationengenauigkeit 197
- Simulationsemantik 221
- Simulator, Differenzialgleichung 241
 - , ereignisgesteuerter 241, 261
 - , Request-Update-Methode 261
- simulierte Zeit 197
- Simulink 195
- Single Event Upsets 264
- Single Level Cell 331 f.

- Single-precision-Format 68
 Skalarität 374
 Skalierung 34 f.
 SLC 331 f.
 SLI 290
 Slice 210
 Sliding-Window-Methode 83
 Snoop-Control-Unit 383
 SNR 422 f.
 SoC 177, 217, 282, 284, 290, 294, 348
 Sockelung 327
 Softcore 404
 Soft-Makro 292
 SONOS-Speicherzelle 334
 SoS 290
 Source 41
 space compaction 279
 Spaltendecoder 302
 Spannung, quantisierte 421
 SPEC 348
 Speicher 342
 –, access time 304
 –, Adress-Multiplex-Mode 303
 –, Assoziativ- 300
 –, Cache- 300, 376
 –, CAM 300
 –, Codespeicher 322
 –, Content Addressable Memory 300
 –, data retention 305
 –, Datenverfügbarkeit 301
 –, digitale Halbleiterspeicher 298
 –, DRAM-Speicherzelle 309
 –, EEPROM 322
 –, Endurance 305
 –, EPROM 322
 –, EPROM-Speicherzelle 325
 –, FAMOS-Transistor 326
 –, feature size 320
 –, FeRAM 336
 –, FeRAM-Speicherzelle 336
 –, Ferroelectric RAM 336
 –, Flash-EEPROM 322, 331
 –, FLOTOX-Transistor 327
 –, flüchtiger 300, 306
 –, FRAM 336
 –, Halbleiterspeicherzelle 297
 –, inhaltsadressiert 300
 –, Integrationsgrad 320
 –, Interleaving 314
 –, Kapazität 303
 –, Masken-ROM 322
 –, Matrix- 299
 –, MRAM 337
 –, MRAM-Speicherzelle 338
 –, Multi-Level-Speicherzelle 297
 –, nichtflüchtiger 300, 322
 –, nichtvolatiler 300
 –, Nur-Lese- 300
 –, NVRAM 335
 –, ortsadressiert 300
 –, OTPROM 322, 324
 –, persistenter 300
 –, Phase Change RAM 339
 –, PROM 322, 324
 –, RAM 300
 –, Random Access Memory 300
 –, Read-Only Memory 300
 –, ROM 300
 –, Schreib- und Leseverstärker 302
 –, SONOS-Speicherzelle 334
 –, Speichermatrix 302
 –, SRAM-Speicherzelle 306
 –, Stapel- 362
 –, Verlustleistung 319
 –, volatiler 300, 306
 –, Zeilendecoder 302
 –, Zellengröße 320
 –, Zugriffszeit 303 f., 319
 –, Zykluszeit 304
 Speicherfunktion 390
 Speicherkapazität 303
 Speicherkondensator 309
 Speichermatrix 302
 Speichermodell 370
 Speicherordnung 61
 Speichertechnologie, Anti-Fuse 396, 401
 –, EPROM 397, 401
 –, Flash-EEPROM 397
 –, In-System-Programmable 398
 –, SRAM 397
 –, statisches RAM 397
 Speichertransferrate 304
 Speicherzugriff 299
 –, paralleler 299
 –, serieller 299
 –, wahlfreier 299, 305
 Speicherzugriffszeit 303 f.
 Speicherzykluszeit 304
 spekulative Sprungausführung 376

- Sperrschicht-FET 44
- Spezialprozessor 387
- Spezialregister 351
- Spezifikation 182
 - , unvollständige 231, 252
 - , vollständige 231
- Spezifikationsebene 180
- SPLD 287, 398 ff., 405
- Sprachkompression 85
- Sprungausführung, spekulative 376
- Sprungvorhersage 376
 - , dynamische 376
- SRAM 301, 306 ff., 397
 - , asynchrones 307
 - , Pipelining 308
 - , Speicherzelle 306
 - , synchrones 308
- SRAM, Baustein 307
- SRAM-basierter Datenspeicher 416
- SSTL2 395
- SSTL3 395
- Stackpointer 352
- standard cells 288
- Standard Delay File Format 213
- Standard Performance Evaluation Corporation 348
- Standard-IC 287
- Standardzellenentwurf 288
- Stapelspeicher 362
- Stapelzeiger 352
- Stapper-Modell 264
- State Chart 156
- State Diagram 156
- State-Editor 185
- statisches RAM 301, 397
- Statusregister 369
- std_logic 223 f., 238
- std_logic_vector 223, 238
- std_u logic 223
- Stellenwertsystem 61
- Steuerautomat 181
- Steuerbus 356
- Steuerpfad 178, 205
- Steuerwerk 350
- Stibitz-Code 69
- Stimuli 212
- Störstelle 31
- Strobe-Generator 318
- Stromquelle, binärgestufte 428
 - , geschaltete 428
 - Stromspiegel 428
- structural hazard 375
- Strukturbeschreibung 220, 257
- strukturelle Sicht 175, 177
- Strukturgröße 34
- Strukturierung 178, 186, 209
- Strukturmodell 245
- stuck-at-0 263
- stuck-at-1 263
- stuck-open 265
- STUMPS 277
- Subgraph 119 f.
- SubMicron-Technologie 211
- Substitutionsverfahren 79
 - , dynamisches 80
 - , statisches 79
- subthreshold leakage 36
- Subtrahierer, für Festkommazahlen 129
- Subtraktion 126, 129
 - , und Addition 129
 - von Festkommazahlen 128
- subtype 224
- sukzessive Approximation 434, 438 f.
- Summationspunkt 426
- Sum-of-Product-Term Sharing Array 411
- Sum-of-Product-Term-Architektur 409
- S&H-Verstärker 418
- superskalärer Prozessor 378
- Superskalarität 374
- support 268
- switch case 257
- synchrone Schaltung 163
- synchroner Systembus 360
- synchroner Zähler 171
- synchrones Flipflop 140 f., 150
- synchrones Schaltwerk 151
- synchrones SRAM 308
- Synchronisationselement 134
- Synthese 24, 176, 178, 182, 202
 - , algorithmische 203
 - , Constraints 203
 - , Dekomposition 210
 - , Elaboration 204
 - , Floorplanning 211
 - , Kostenfunktion 210
 - , Minimierungsverfahren 208
 - , Optimierung 208
 - , Physical 211

- , Pipelining 207
- , Place & Route 208, 210
- , Router 210
- , RT- 203
- , SystemC 205
- , Technology Mapping 208
- , Timinganalyse 208
- , Timing-driven placement 210
- , Verhaltens- 203 f.
- Synthese-Analyse-Verfahren 85
- Synthesemantik 221, 257
- System, digitales 22, 418
- , eingebettetes 25
- , gemischtes 241
- System Level Integration 290
- System on Chip 177, 217, 282, 284, 290, 294, 348
- System on Silicon 290
- System Verilog 220
- systematischer Effekt 262
- Systembus 343, 350, 356
- , asynchroner 360
- , synchroner 360
- SystemC 180, 183, 205, 220, 253
- , channel 254
- , default 257
- , Device Under Test 258
- , DUT 258
- , Ereignisliste 261
- , if 257
- , interface 254
- , Interface Method Call 254
- , Kapselung 254
- , Konstruktor 257
- , Methoden 254
- , module 254
- , namentliche Zuordnung 257 f.
- , new 257
- , Open-SystemC-Initiative 253
- , OSCI 253
- , port 254
- , positionsorientierte Zuordnung 257 f.
- , read 254
- , Request-Update-Methode 261
- , sc_create_vcd_file() 260
- , SC_CTHREAD 255
- , SC_CTOR 256
- , sc_in<> 254
- , sc_inout<> 254

- , sc_int<> 261
- , sc_main() 260
- , SC_METHOD 255, 261
- , SC_MODULE 255
- , sc_out<> 254
- , sc_signal<> 254
- , sc_start() 260
- , SC_THREAD 255, 261
- , sc_uint<> 261
- , Sensitivitätsliste 256
- , Signal 261
- , Strukturbeschreibung 257
- , switch case 257
- , Synthesemantik 257
- , Testbench 258
- , Transaction Level Modelling 253
- , Variable 261
- , Verhaltensbeschreibung 255
- , write 254
- , Zeigervariable 258
- Systemspezifikationsphase 175
- System-Verilog 180

T

- Tabellenspeicher 301
- Taktbaum 165
- Taktdomäne 214
- taktflankengesteuertes Flipflop 140, 144
- Taktfrequenz 165
- taktgesteuertes Flipflop 140
- Takteiler 150
- Taktversatz 163 f.
- , externer 164
- , interner 164
- , Minimierung 165
- taktzustandsgesteuertes Flipflop 140 f.
- TAM 280, 284
- TAP Controller 283
- Technische Informatik 19
- Technology Mapping 181, 204, 207 f.
- terminal 242
- Terminalknoten 119 f.
- ternär 22
- Test 19
- , ATPG 270
- , BIST 276
- , Brown-Williams-Formel 272
- , Built-In Self-Test 276
- , -datenumfang 263

- , diagnostischer 270
- , eingebetteter 280
- , Fehlererkennung 263
- , funktionaler 272
- , -geschwindigkeit 263
- , IDDQ- 271
- , Online- 264
- , Produktions- 263
- , Prototypen- 263
- , Prüfpfad 273
- , Raumkompaktierung 279
- , scan path 273
- , -strategie 272
- , Test Pattern Generator 277
- , Testbarkeitsmaß 269
- , TPG 277
- , Verlustleistung 275
- von Zellenfehlern 265
- , -zeit 263
- , Zeitkompaktierung 279
- , Zufallstest 269
- Test Access Mechanismus 280, 284
- Test Access Port 283
- Test Pattern Generator 277
- Test Response Evaluator 277
- Testautomat 262
- Testbarkeit 172
- Testbarkeitsmaß 269
- Testbench 185, 212, 240, 245, 258
- Testdatenumfang 263
- Testgeschwindigkeit 263
- Testlänge 272
- Testmethode 262
- Testmustererzeugung 267
 - , automatische 270
- Testpunkt 275
- Teststrategie 272
- Testvektor 195
- Testverfahren 19
- Testzeit 263
- Tetraden-Code 69
- T-Flipflop 144, 170, 172
- thread 380
- threshold voltage 43
- through 242
- Tiefpass 418
- time 223
- time compaction 279
- time to market 218
- Timing 414
 - Timing Closure 208, 211
 - Timing Simulation 213, 215
 - Timinganalyse 207 f.
 - , statische 190, 197, 212, 214
 - Timing-Bedingung 162
 - , clock skew 164
 - , Taktversatz 164
 - Timing-Budget 163
 - Timing-driven placement 210
 - TLM 183, 253
 - TMR 338
 - Toggeln 143
 - Toggle-Flipflop 144
 - tolerance 243
 - top of stack 363
 - Top-Down 184
 - Torus-Topologie 112
 - totem pole 48
 - TPG 277
 - Träger 268
 - Trägersignal 97
 - Transaction, Signal- 200
 - Transaction Level Modelling 253
 - Transaction-Level-Modell 183
 - transienter Fehler 264
 - Transistor, Floating Gate 397
 - , MOSFET 396 f.
 - , NMOS- 45
 - , Pass- 396 f.
 - , PMOS- 45
 - Transistorebene 181
 - Transistor-Transistor-Logik 48
 - Transition 161
 - Transition Chart 156
 - transition fault 266
 - Transitionsbedingung 161
 - Transmission Gate 56, 142
 - Transportbefehl 371
 - Transport-Delay 199
 - Transversalfilter 430
 - TRE 277
 - Trefferrate 378
 - Treiber 100
 - Tristate-Ausgang 58
 - TTL 48, 59, 395
 - TTL-Inverter 58
 - Tunneling Magneto Resistance 338
 - type 224

U

Übergang 161
 Übergangsfehler 266
 Überlauf 128, 130
 Übersprechfehler 267
 Übertragsausgang 127
 Übertragsbit 130
 Übertragseingang 127
 Übertragungskapazität 93
 UMA-Architektur 380
 Umcodierung 73
 Umlaufspeicher 299
 Umwandlungsrate 424
 Umwandlungszeit 424
 UND 98 f., 101 f.
 –, verdrahtetes 57
 Unicode 72
 –, Universal Transformation Format 72
 Uniform Memory Access Architecture 380
 unipolarer ADC 433
 unipolarer DAC 426
 Universal Transformation Format 72
 Universalregister 350
 unsigned 223
 Unstetigkeit 241
 Unterabtastung 420
 Unterlauf 128 ff.
 Ursache-Wirkung-Prinzip 270
 use 239
 UTF 72

V

Valenzband 29
 Validierung 182, 211
 variable 226
 Variable 233
 VC 292
 VEITCH, E. W. 109
 Verarbeitungsleistung 373
 verbotenes Band 29
 verdrahtetes ODER 57
 verdrahtetes UND 57
 Verdrahtung 178
 Verhalten, stückweise lineares 241
 Verhaltensbeschreibung 220, 230, 243, 248, 255
 –, getaktetes Signal 251

Verhaltensmodell, empirisches 243
 –, physikalisches 243
 Verhaltensmodellierung 187
 Verhaltenssicht 175, 177
 Verhaltenssynthese 203 f.
 –, Allocation 205
 –, Binding 206
 –, Partitionierung 205
 –, Scheduling 205
 Verifikation 176, 182, 211, 240
 –, formale 176, 215
 –, funktionale 176, 212
 –, Logikebene 214 f.
 –, Prototyp 214
 Verifikationssimulation 213
 Verilog 183, 246
 –, always 248
 –, assign 247
 –, blocking-Signalzuweisung 251
 –, case 252
 –, case-sensitiv 246
 –, for 252
 –, forever 252
 –, Gatterprimitive 247
 –, getaktetes Signal 251
 –, if 251 f.
 –, initial 248
 –, Kommentar 246
 –, Kontrollflussbefehl 252
 –, Modul 246
 –, module 246
 –, nebenläufige Anweisung 248
 –, Netz 247
 –, non-blocking-Signalzuweisung 249, 251
 –, Prozess 248
 –, reg 249
 –, Register 249
 –, repeat 252
 –, Sensitivitätsliste 248, 250
 –, sequenzielle Anweisung 248
 –, strukturelles Modell 246 f.
 –, unvollständige Spezifikation 252
 –, Verhaltensbeschreibung 248
 –, while 252
 –, wire 247, 249
 Verlässlichkeit 24
 verlustbehaftete Kompression 76, 84
 verlustfreie Kompression 76, 79

- Verlustleistung 34, 36, 48, 59, 154, 167, 319
- , durchschnittliche 276
 - im Testbetrieb 275
 - , Kurzschlussanteil 167
 - , Leckstromanteil 167
 - , maximale 275
 - , Schaltaktivität 167
 - , Schaltanteil 167
- Versorgungsspannung 59
- Verstärker, S&H- 418
- Verstärkungsfehler 424 f.
- Very Long Instruction Word 379
- Verzeichnis 79
- Verzögerungsart 227
- Verzögerungsmodell 198
- Verzögerungszeit 59, 148, 163
- VHDL 183, 221, 388
- , across 242
 - , Anweisung 222
 - , architecture 229
 - , array 224
 - , Auflösungsfunktion 224
 - , Bezeichner 222
 - , bit 223
 - , Bitkonstante 222
 - , bit_vector 223
 - , boolean 223
 - , case 230
 - , case-insensitiv 222
 - , component 235
 - , configuration 229
 - , constant 226
 - , Datentypen 223
 - , Defaultwert 231
 - , Device Under Test 240
 - , Differenzgröße 242
 - , DUT 240
 - , empirisches Verhaltensmodell 243
 - , entity 227, 235
 - , 'event 227
 - , File-I/O 241
 - , Flussgröße 242
 - , for 230
 - , function 237
 - , Funktion 237
 - , generate 236
 - , generic 228
 - , generic map 237
 - , Großschreibung 246
 - , if 230 f.
 - , Instanziierung 229, 235
 - , integer 223
 - , Kleinschreibung 246
 - , Kollision 224
 - , kombinatorische Logik 230
 - , Kommentar 222
 - , Kompaktmodell 243
 - , Komponente 235
 - , library 239
 - , lokales Signal 226
 - , named association 235
 - , namentliche Zuordnung 235
 - , nature 242
 - , nebenläufige Signalzuweisung 225, 229
 - , open 235
 - , Operator 225
 - , others 231
 - , package 239
 - , package body 239
 - , physikalisches Verhaltensmodell 243
 - , port 228
 - , port map 235
 - , port, buffer 228
 - , port, in 228
 - , port, inout 228
 - , port, out 228
 - , positional association 235
 - , positionsorientierte Zuordnung 235
 - , procedure 238
 - , process 225, 229
 - , protected 227
 - , Prozedur 237
 - , quantity 242
 - , real 241
 - , record 224
 - , resolved 224
 - , Schnittstellensignal 226
 - , Sensitivitätsliste 232
 - , sequenzielle Anweisung 230
 - , sfixed 223
 - , shared variable 227
 - , signal 226
 - , Signalattribut 227
 - , signed 223
 - , Simulationssemantik 221
 - , std_logic 223 f., 238
 - , std_logic_vector 223, 238

- , std_ulogic 223
 - , Strukturmodell 245
 - , subtype 224
 - , Synthesesemantik 221, 231
 - , terminal 242
 - , Testbench 240, 245
 - , through 242
 - , time 223
 - , tolerance 243
 - , type 224
 - , ufixed 223
 - , unsigned 223, 238
 - , Unterprogramm 237
 - , unvollständige Spezifikation 231
 - , use 239
 - , variable 226
 - , variable 233
 - , Verzögerungsart 227
 - , vollständige Spezifikation 231
 - , wait 232
 - , wait for 226
 - , wait until 226
 - , Wertzuweisung an Variable 233
 - , while 230
 - , work 235
 - , Zustandsgröße 242
 - , Zuweisungsoperator für Signale 222
 - , Zuweisungsoperator für Variable 226
 - VHDL'87 221
 - VHDL'93 221
 - VHDL-AMS 195, 221, 241
 - in der Kfz-Industrie 241
 - in der Mikrosystemtechnik 241
 - , Strukturmodell 245
 - Videokompression 86
 - Videotechnik 443
 - Virtual Components 292
 - VLIW 379
 - volatiler Halbleiterspeicher 300
 - Volladdierer 127, 130, 257
 - vollständiges Logiksystem 105
 - Von-Neumann-Architektur 343
 - Von-Neumann-Modell 388 f.
 - Von-Neumann-Rechner 357
 - Vorkommanormalisierung 67
 - Vorwahlschaltung 171
 - Vorwärtskorrektur 86
 - Vorwärtszähler 150
 - Vorzeichenbitdarstellung 62
 - VSIA 218, 294
- ## W
- Wafer 32
 - wahlfreier Speicherzugriff 299, 305
 - Wahrheitstabelle 23, 102
 - wait 230
 - wait for 226
 - wait states 304, 361
 - wait until 226
 - Wandlungsvorgang 439 f., 442
 - Wannen-(bulk)-Technologie 45
 - Wartezustand 201
 - Wartezyklus 304, 361
 - waveform decoder 85
 - Welligkeit 429
 - wertdiskret 20
 - wertdiskretes Signal 422
 - Wertdiskretisierung 419
 - wertkontinuierliches Signal 419 f.
 - Wertzuweisung, an Variable 233
 - while 252
 - Widerstandskettenleiter 426
 - Widerstandsnetzwerk 427
 - Wiederverwendbarkeit von Schaltungsblöcken 176
 - wire 247, 249
 - Wired-AND 57, 265
 - Wired-OR 57, 265
 - Wire-Load-Modell 211
 - Wirkintervall 148
 - Wirkung-Ursache-Prinzip 270
 - work-Bibliothek 235
 - Wortlänge 26
 - Wrapper 284
 - write 254
- ## X
- Xilinx 404
 - XNOR 54, 101
 - XOR 54, 101
- ## Y
- Y-Diagramm 177, 180
 - yield 264
- ## Z
- Zahl, negative ganze 62
 - , positive ganze 61

- , rationale 65
- , römische 60
- Zahlendarstellung 126
- , b-adische 61
- , Festkommaformat 65
- , Gleitkommaformat 66
- , IEEE 754 68
- , Normalisierung 67
- Zahlenformat, äquidistantes 66
- Zahlensystem 60
- , Additionssystem 60
- , Konvertierung 61
- , Stellenwertsystem 61
- Zahlensystemkonvertierung 61
- Zähler 150, 160, 169, 171, 438, 441
- , asynchroner 150, 170
- , Modulo- n - 171
- , synchroner 171
- , Vorwärts- 172
- Zählverfahren 434
- Zeichen 21
- Zeichencode 70
- Zeichensatz 70
- Zeichenvorrat 21
- , binärer 21
- Zeigerregister 351
- Zeigervariable 258
- Zeilendecoder 302
- Zeit, Diskretisierung 154
- , simulierte 197
- zeitabhängige Schaltung 23
- Zeitdiagramm 132
- zeitdiskret 20
- zeitdiskretes Signal 420, 422
- Zeitdiskretisierung 20, 419
- Zeitkompaktierung 279
- zeitkontinuierliches Signal 419
- zeitlich gemultiplextes Bussignal 361
- zeitunabhängige Schaltung 23
- Zeitverzögerung 132
- Zellenfehler 265, 281
- Zellengröße 320
- Zerlegung, iterative 117
- Zero-Flag 353, 369
- Zugriffsmethode 254
- Zugriffszeit 319
- Zuordnung, namentliche 235, 257 f.
- , positionsorientierte 235, 257 f.
- Zustand 135
- Zustandsautomat 184, 206, 216
- , endlicher 152
- , Entwurf 154
- , Mealy- 152
- , Medwedjew- 152
- , Moore- 152
- Zustandscodierung 203, 206
- Zustandsdiagramm 134 f.
- , Zwischenzustand 138
- Zustandsfolgetabelle 158
- Zustandsgraph 155, 157
- Zustandsgröße 242
- Zustandsminimierung 155, 206
- Zustandsübergangsdigramm 156
- Zustandswechsel 135
- Zuverlässigkeit 48
- Zuweisungsoperator 248
- für Signale 222
- für Variable 226
- 2er-Komplement 62 f., 129 f.
- 2er-Komplementzahl 128
- Zweiflanken-Umsetzverfahren 440
- Zwischenzustand 138
- zyklusbasierte Simulation 196